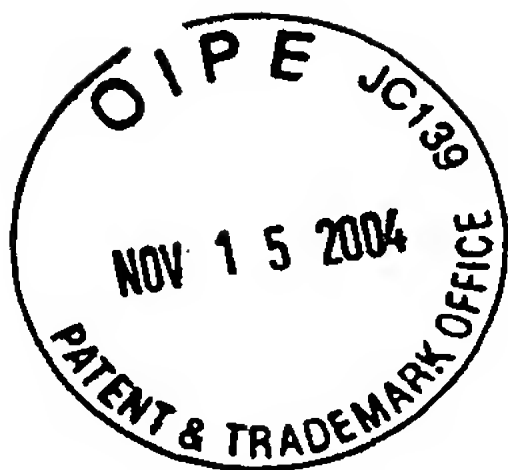


Patent



IFW
Customer No. 31561
Application No.: 10/710,401
Docket No. 11571-US-PA

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

Applicant : Huang
Application No. : 10/710,401
Filed : Jul 08, 2004
For : CHIP STRUCTURE
Examiner :
Art Unit : 2815

ASSISTANT COMMISSIONER FOR PATENTS
Arlington, VA22202

Dear Sirs:

Transmitted herewith is a certified copy of Taiwan Application No.: 92119227,
filed on: 2003/7/15.

A return prepaid postcard is also included herewith.

Respectfully Submitted,
JIANQ CHYUN Intellectual Property Office

Dated: Nov. 11, 2004

By: Belinda Lee
Belinda Lee
Registration No.: 46,863

Please send future correspondence to:

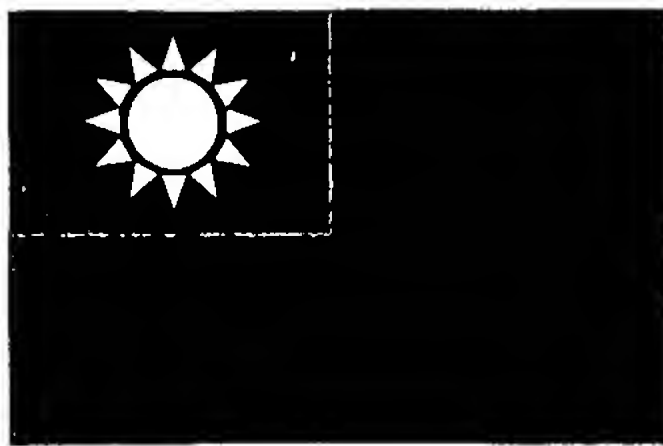
7F.-1, No. 100, Roosevelt Rd.,

Sec. 2, Taipei 100, Taiwan, R.O.C.

Tel: 886-2-2369 2800

Fax: 886-2-2369 7233 / 886-2-2369 7234

E-MAIL: BELINDA@JCIPGroup.com.tw; USA@JCIPGroup.com.tw



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder.

申請日：西元 2003 年 07 月 15 日
Application Date

申請案號：092119227
Application No.

申請人：日月光半導體製造股份有限公司
Applicant(s)

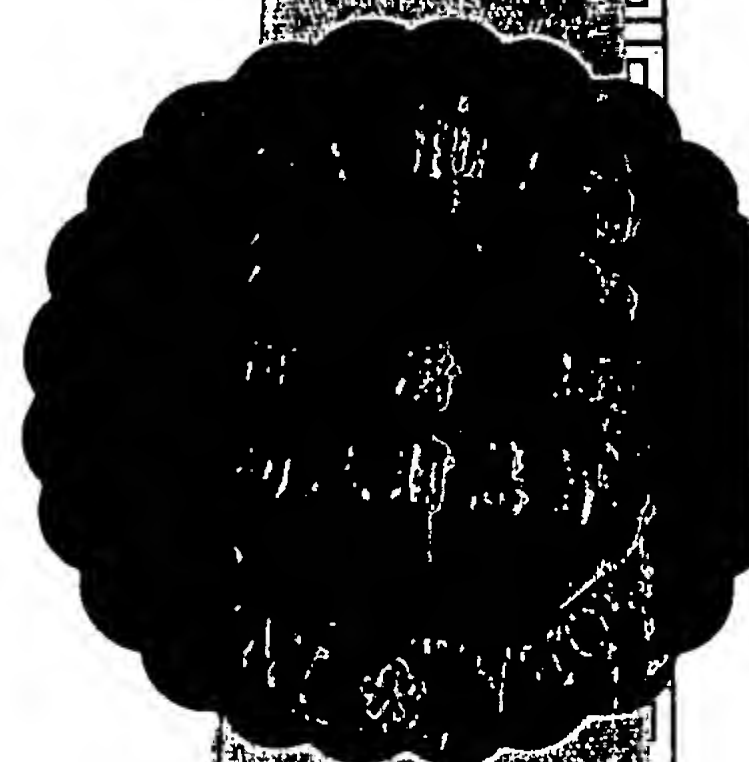
局長
Director General

蔡練生

CERTIFIED COPY OF
PRIORITY DOCUMENT

發文日期：西元 2004 年 8 月
Issue Date

發文字號：09320781170
Serial No.



申請日期：2003.9.15	IPC分類
申請案號：92119227	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	晶片結構
	英文	Chip Structure
二、 發明人 (共1人)	姓名 (中文)	1. 黃敏龍
	姓名 (英文)	1. Min-Lung Huang
	國籍 (中英文)	1. 中華民國 TW
	住居所 (中文)	1. 高雄市三民區鼎勇街33巷2弄8號10樓
	住居所 (英文)	1. 10F, No. 8, Alley 2, Lane 33, Ting-yung St., San-min Chu, Kaohsiung, Taiwan, R.O.C.
三、 申請人 (共1人)	名稱或姓名 (中文)	1. 日月光半導體製造股份有限公司
	名稱或姓名 (英文)	1. Advanced Semiconductor Engineering, Inc.
	國籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中文)	1. 高雄市楠梓加工出口區經三路26號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英文)	1. 26, Chin 3rd. Rd., 811, Nantze Export Processing Zone, Kaohsiung, Taiwan, R.O.C.
	代表人 (中文)	1. 張虔生
	代表人 (英文)	1. Chien-Sheng Chang



11571twf.ptd

四、中文發明摘要 (發明名稱：晶片結構)

一種晶片結構，用以改善習知電流由傳輸線流向鉅墊時，因保護層之圓形開口容易造成電流擁擠的現象，進而導致電致遷移。因此，在保護層開口之改良結構上係利用略呈一圓弧輪廓之開口，而開口靠近於傳輸線之輪廓係為一直線或一弧線，以使電流通過此開口時其密度均勻分佈在直線或弧線上，進而改善電流擁擠的現象。

伍、(一)、本案代表圖為：第 2 圖

(二)、本案代表圖之元件代表符號簡單說明：

200：晶片

202：主動表面

204：保護層

206：開口

208：直線

208a：圓弧

六、英文發明摘要 (發明名稱：Chip Structure)

A chip structure is provided to improve conventional current density crowded at the circular opening of the passivation layer which a current from a transmission line to a bonding pad passes through will lead to electromigration. Therefore, an improvement structure of the opening of the passivation layer is to use a opening with arc profile and the profile close to the



四、中文發明摘要 (發明名稱：晶片結構)

210 : 鐳 墊

212 : 上 表 面

214 : 傳 輸 線

216 : 圖 案 化 線 路 層

R : 半 徑

六、英文發明摘要 (發明名稱：Chip Structure)

transmission line is a straight line or a curve, so that the current density through the line or the curve is uniform to improve the current density crowded.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

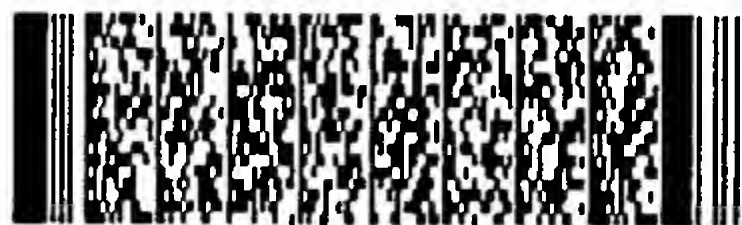
寄存機構：

寄存日期：

寄存號碼：

無

☐熟習該項技術者易於獲得，不須寄存。



五、發明說明 (1)

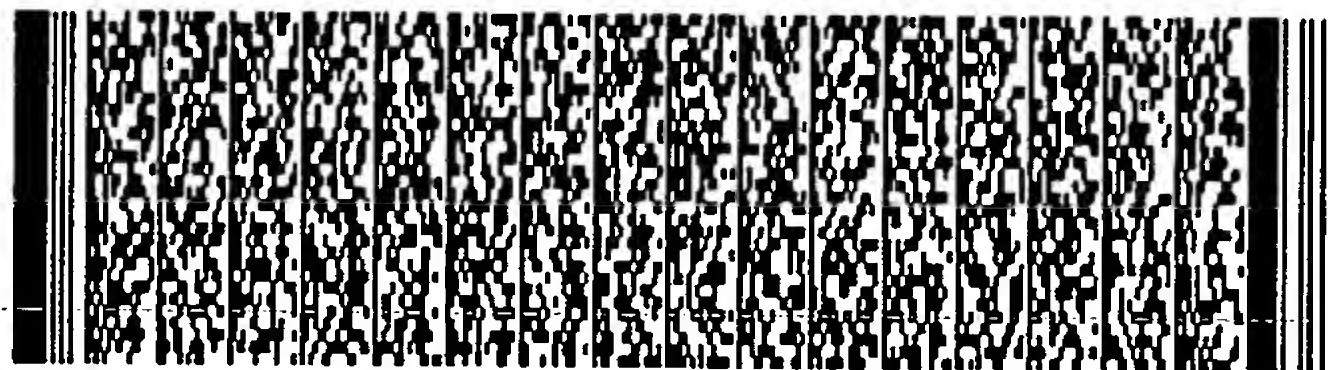
發明所屬之技術領域

本發明是有關於一種晶片結構，且特別是有關於一種保護層開口之改良結構。

先前技術

在半導體產業中，積體電路(Integrated Circuits, IC)的生產，主要分為三個階段：晶圓(Wafer)的製造、積體電路(IC)的製作以及積體電路的封裝(Package)等。其中，裸晶片(die)係經由晶圓(Wafer)製作、電路設計、電路製作以及切割晶圓等步驟而完成，而每一顆由晶圓切割所形成的裸晶片，經由裸晶片上之鐳墊(Bonding Pad)與外部訊號電性連接後，再將裸晶片加以封裝，其封裝之目的在於防止裸晶片受到濕氣、熱量、雜訊的影響，並提供裸晶片與外部電路，比如與印刷電路板(Printed Circuit Board, PCB)或其他封裝用基板之間電性連接的媒介，如此即完成積體電路的封裝製程。

請參考第1圖，其繪示習知一種保護層之開口結構的俯視示意圖。每一顆由晶圓切割所形成之晶片100，具有多個鐳墊110，而鐳墊110排列於晶片100之主動表面102上，以作為晶片100連接外部訊號之接點。此外，為了避免晶片100最外層之圖案化線路層116遭受外來雜質及機械性的傷害，在晶片100之主動表面102上可形成一保護層104(Passivation Layer)，此保護層104例如為一有機保護材料或一無機保護材料所沉積而成，其覆蓋於晶片100之主動表面102上，且保護層104覆蓋於鐳墊110之局部表



五、發明說明 (2)

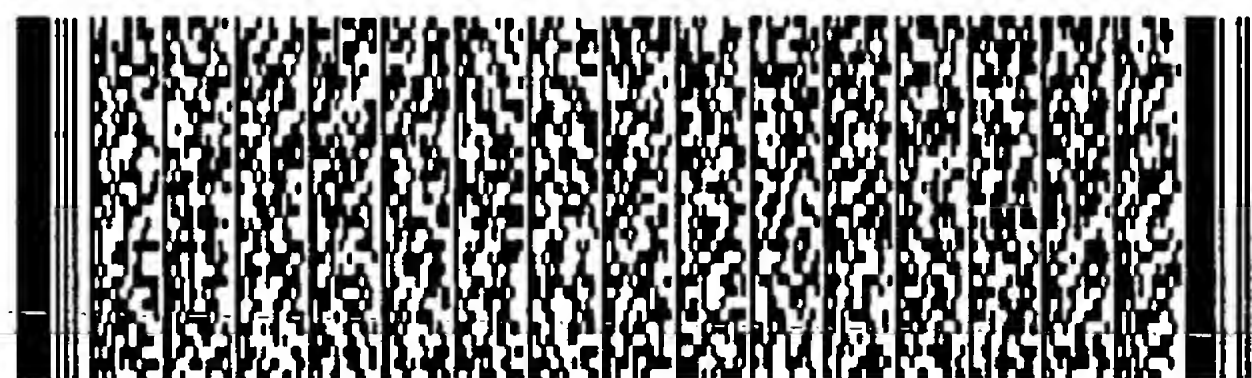
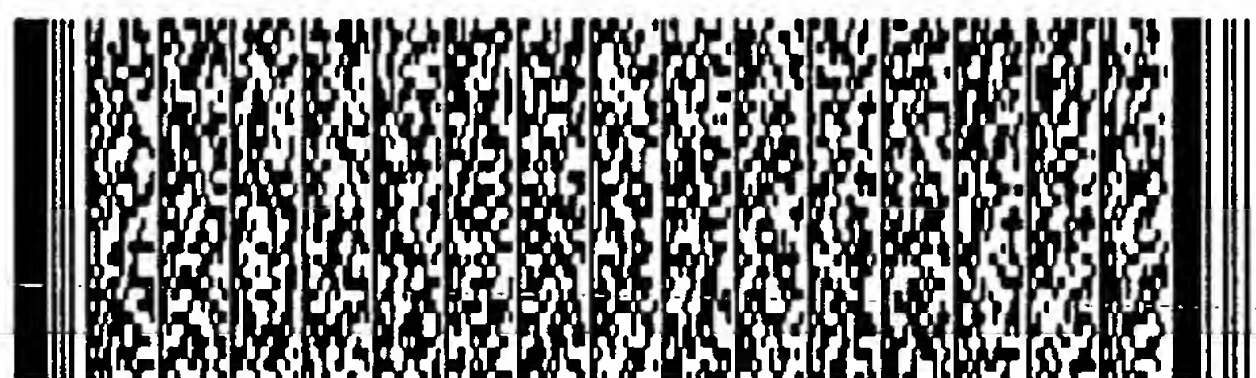
面以及傳輸線114之表面上，而未被保護層104覆蓋之鐳墊110的上表面112則形成一開口106，以作為後續凸塊製程或打線製程所需之接點窗口。

值得注意的是，習知保護層104所形成之開口106，一般為圓形開口。然而，當晶片100之運作速度加快時，常會形成大量的電流由傳輸線114流向鐳墊110上方之開口106，並集中在圓形開口106靠近於傳輸線114之輪廓表面108，使得此輪廓表面108的電流密度大於其周圍表面之電流密度，進而導致電流擁擠的現象。更嚴重者，位於鐳墊110上方之一球底金屬層(Under Bump Metallurgic, UBM)，其金屬原子在長時間的電流作用下因電致遷移(Electromigration)而流失，以至於在鐳墊110與球底金屬層(未繪示)之間造成開路，而影響晶片100之使用壽命。

發明內容

因此，本發明的目的就是在提供一種晶片結構，以使電流通過保護層開口之密度能夠均勻分佈，並改善電流擁擠的現象。

為達本發明之上述目的，本發明提出一種晶片結構。晶片具有至少一鐳墊以及連接該鐳墊之一傳輸線，而鐳墊與傳輸線係位於晶片之表面。此外，保護層覆蓋於晶片之表面上，且保護層具有一開口，暴露出鐳墊，其中開口之輪廓係由一直線以及連接直線之兩端的一圓弧所構成，且直線靠近於傳輸線連接至鐳墊之一端。



五、發明說明 (3)

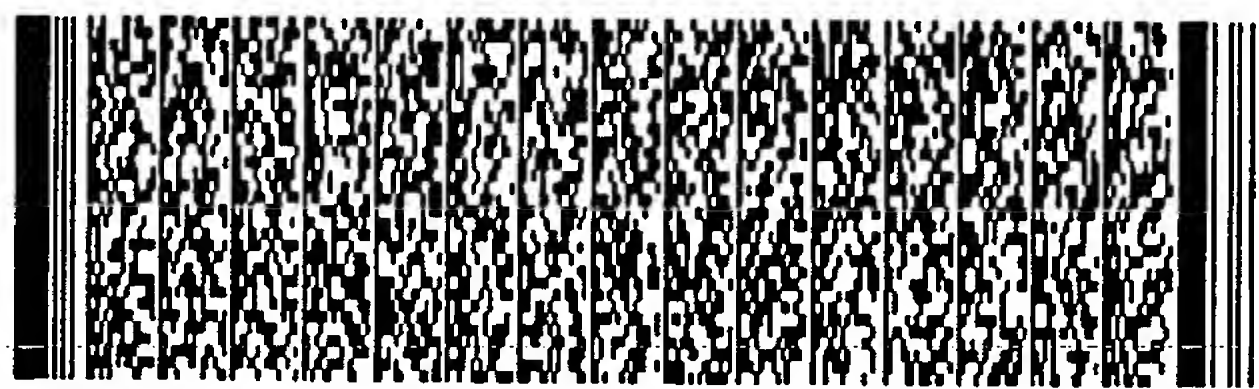
為達本發明之上述目的，本發明提出一種晶片結構，晶片具有至少一鐳墊以及連接該鐳墊之一傳輸線，而鐳墊與傳輸線係位於晶片之表面。此外，保護層覆蓋於晶片之表面上，且保護層具有一開口，暴露出鐳墊，其中開口之輪廓係由一弧線以及連接弧線之兩端的一圓弧所構成，而弧線凹陷於圓弧之中，且弧線靠近於傳輸線連接至鐳墊之一端。

依照本發明的較佳實施例所述，上述之直線或弧線靠近於傳輸線連接至鐳墊之一端，而電流經由傳輸線流向鐳墊上方之開口時，由於開口的輪廓為直線或弧線而非習知之圓形，因此電流密度可避免集中在習知圓形開口之輪廓表面上，而是均勻分佈在直線或弧線上，因此可改善電流擁擠的現象。

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

實施方式

請參考第2圖，其繪示本發明一較佳實施例之一種保護層之開口結構的俯視示意圖。晶片200具有多個鐳墊210，而鐳墊210例如以面陣列型態排列於晶片200之主動表面202上，以作為晶片200連接外部訊號之接點。此外，為了避免晶片200最外層之圖案化線路層216遭受外來雜質及機械性的傷害，在晶片200之主動表面202上可形成一保護層204(Passivation Layer)，此保護層204例如為一有

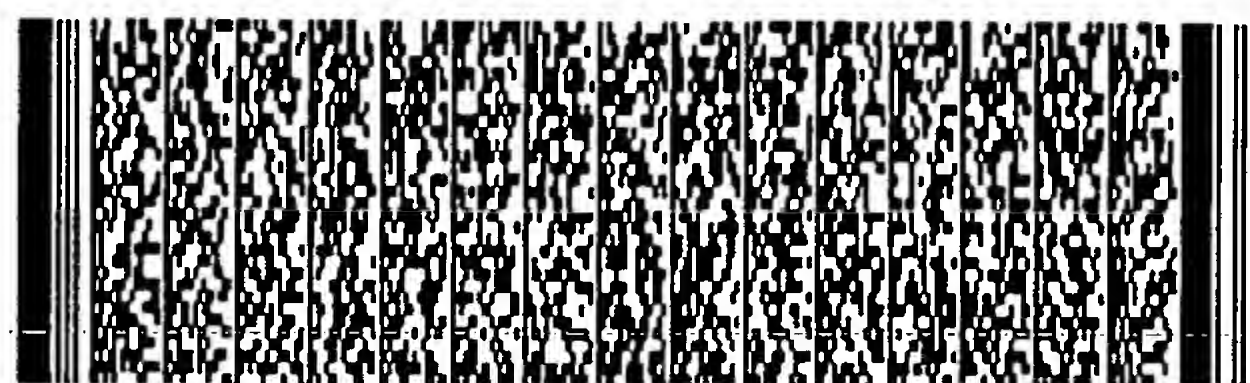
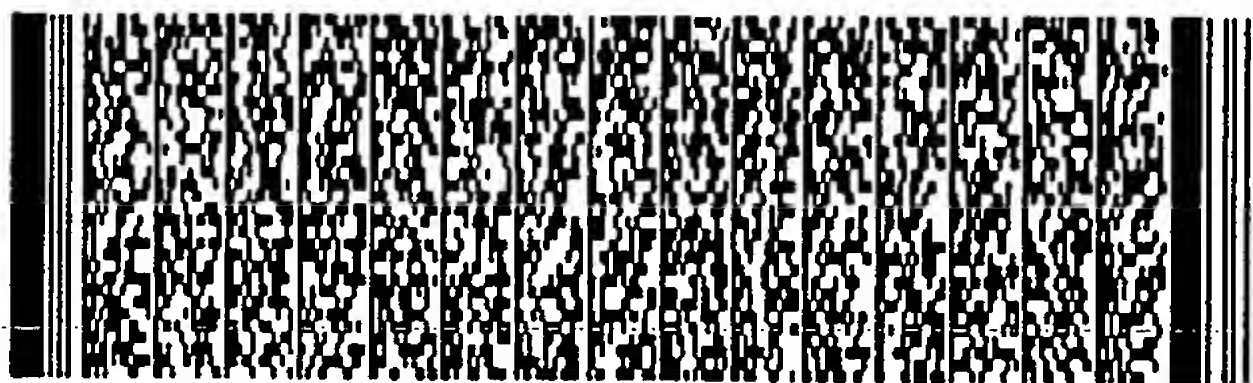


五、發明說明 (4)

機保護材料或一無機保護材料所沉積而成，其覆蓋於晶片200之主動表面202上，且保護層204覆蓋於鉀墊210之局部表面以及傳輸線214之表面上，而未被保護層204覆蓋之鉀墊210的上表面212則形成一開口206，以作為後續凸塊製程或打線製程所需之接點窗口。

在本實施例中，保護層之開口206輪廓係由一直線208以及連接直線208之兩端的一圓弧208a所構成。如此，習知圓形開口106之部分輪廓經過適當的處理而改變其形狀。請參考第2圖，在開口206之處理上，例如利用填補的方式，使其開口206靠近於傳輸線214之輪廓係為一直線208，此直線208比如是習知圓形開口106之一弦，其垂直延伸於傳輸線214連接至鉀墊210之一端。因此，當電流由傳輸線214流向鉀墊210上方之開口206時，由於開口206靠近於傳輸線214的輪廓為直線而非習知之圓形，因此電流密度可避免集中在習知圓形開口之輪廓表面108上，而是均勻分佈在開口206之直線208上，故可改善電流擁擠的現象。當然，在本實施例中，為了不影響習知圓形開口106的面積，直線208的長度可小於等於習知圓形開口106的半徑R，最為適當。然而，在不考慮開口面積之情況下，直線208的長度亦可介於圓弧208a之半徑與直徑之間，而開口之形狀將趨近於半圓形。

另外，除了利用直線形開口206之外，本發明提出另一種保護層之開口結構的俯視示意圖。請參考第3圖，晶片200具有多個鉀墊210，而未被保護層204覆蓋之鉀墊210

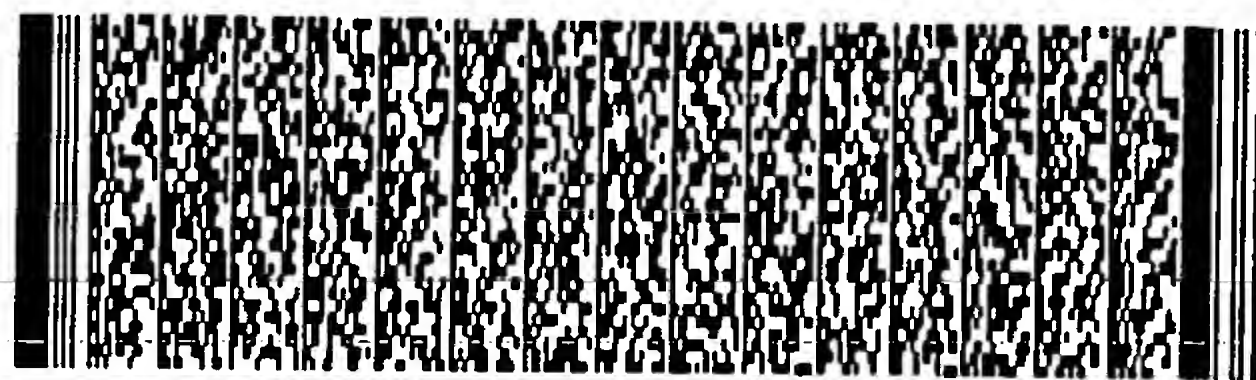
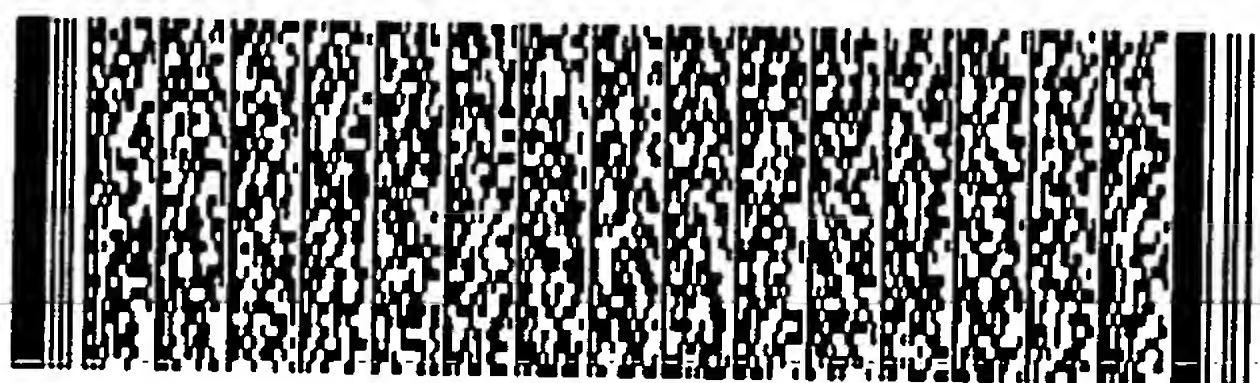


五、發明說明 (5)

的上表面212則形成一開口207。在本實施例中，保護層204之開口207係由一弧線209以及連接弧線209之兩端的一圓弧209a所構成，其中弧線209凹陷於圓弧209a之中，且弧線209靠近於傳輸線214連接至鐳墊210之一端。因此，當電流由傳輸線214流向鐳墊210上方之開口207時，由於開口207靠近於傳輸線214的輪廓為弧線209而非習知之圓形，因此電流密度可避免集中在習知圓形開口106之表面上，而是均勻分佈在開口207之弧線209上，故可改善電流擁擠的現象。

當然，在最佳情況下，弧線209上任一點與傳輸線214連接至鐳墊210之一端的距離D係可等距分佈，如此弧線209上任一點的電流密度亦將達到均勻分佈的效果。此外，為了不影響開口207的面積，此弧線209的長度可小於等於圓弧209a的半徑R為宜，且此弧線209的曲率可小於等於圓弧209a的曲率。當然，在不考量開口面積之情況下，此弧線209的長度可加長，且其曲率可大於等於圓弧209a的曲率。如此，開口207之形狀將趨近於彎月形。

綜上所述，本發明之保護層開口之改良結構係利用略呈一圓形輪廓之開口，而開口靠近於傳輸線之輪廓係為一直線或一弧線，以使電流通過此開口時其密度均勻分佈在直線或弧線上，進而改善電流擁擠的現象。此外，藉由改良後之開口結構，鐳墊與球底金屬層(UBM)之間因電致遷移所造成之開路，亦可獲得改善，以提高晶片之使用壽命。



五、發明說明 (6)

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

第1圖繪示習知一種保護層之開口結構的俯視示意圖。

第2圖繪示本發明一較佳實施例之一種保護層開口之改良結構的俯視示意圖。

第3圖繪示本發明一較佳實施例之另一種保護層開口之改良結構的俯視示意圖。

【圖式標示說明】

- 100：晶片
- 102：主動表面
- 104：保護層
- 106：開口
- 108：輪廓表面
- 110：鐳墊
- 112：上表面
- 114：傳輸線
- 116：圖案化線路層
- 200：晶片
- 202：主動表面
- 204：保護層
- 206、207：開口
- 208：直線
- 209：弧線
- 208a、209a：圓弧
- 210：鐳墊



圖式簡單說明

212 : 上表面

214 : 傳輸線

216 : 圖案化線路層

R : 半徑

D : 距離



六、申請專利範圍

1. 一種晶片結構，至少包括：

一晶片，具有至少一鐳墊以及連接該鐳墊之一傳輸線，位於該晶片之表面上；以及

一保護層，覆蓋於該晶片之表面上，該保護層具有一開口，暴露出該鐳墊，其中該開口之輪廓係由一直線以及連接該直線之兩端的一圓弧所構成，且該直線靠近於該傳輸線連接至該鐳墊之一端。

2. 如申請專利範圍第1項所述之晶片結構，其中該直線之長度小於等於該圓弧之半徑。

3. 如申請專利範圍第1項所述之晶片結構，其中該直線之長度係介於該圓弧之半徑與直徑之間。

4. 如申請專利範圍第1項所述之晶片結構，其中保護層係為一有機保護層。

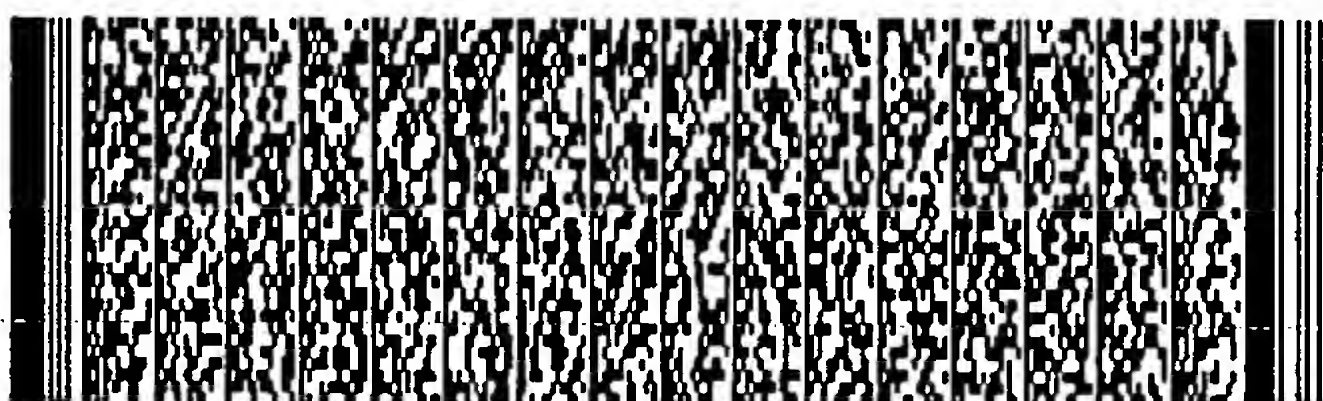
5. 如申請專利範圍第1項所述之晶片結構，其中保護層係為一無機保護層。

6. 一種晶片結構，至少包括：

一晶片，具有至少一鐳墊以及連接該鐳墊之一傳輸線，而該鐳墊與該傳輸線係位於該晶片之表面；以及

一保護層，覆蓋於該晶片之表面，該保護層具有一開口，其暴露出該鐳墊，而該開口之輪廓係由一弧線以及連接該弧線之兩端的一圓弧所構成，其中該弧線凹陷於該圓弧之中，且該弧線靠近於該傳輸線連接至該鐳墊之一端。

7. 如申請專利範圍第6項所述之晶片結構，其中該弧線上任一點與該傳輸線連接至該鐳墊之該端的距離係等距



六、申請專利範圍

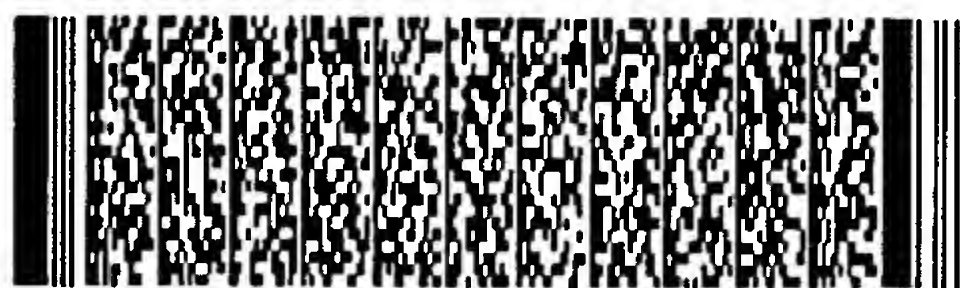
分布。

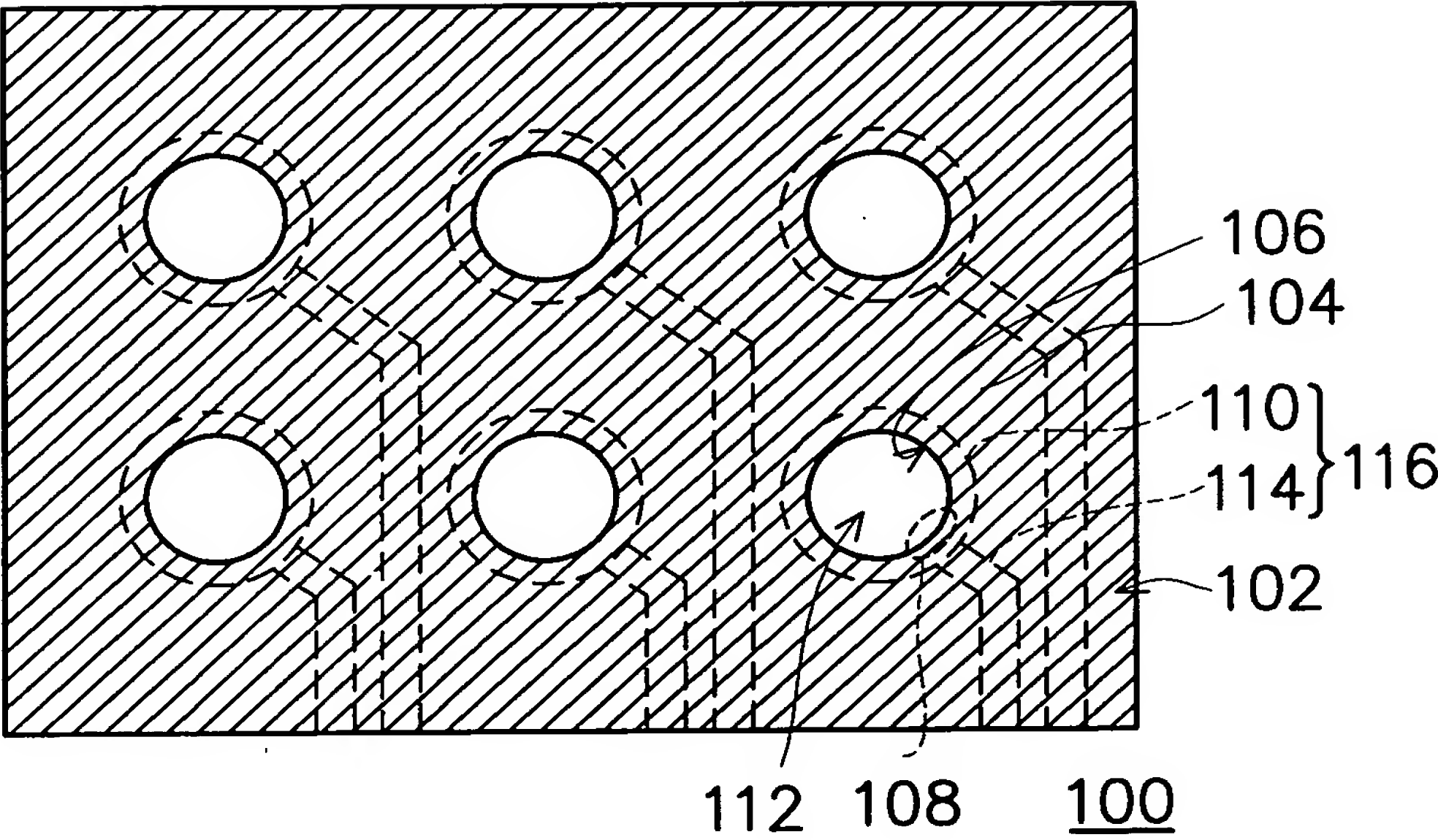
8. 如申請專利範圍第6項所述之晶片結構，其中該弧線之曲率小於等於該圓弧的曲率。

9. 如申請專利範圍第6項所述之晶片結構，其中該弧線之曲率大於等於該圓弧的曲率。

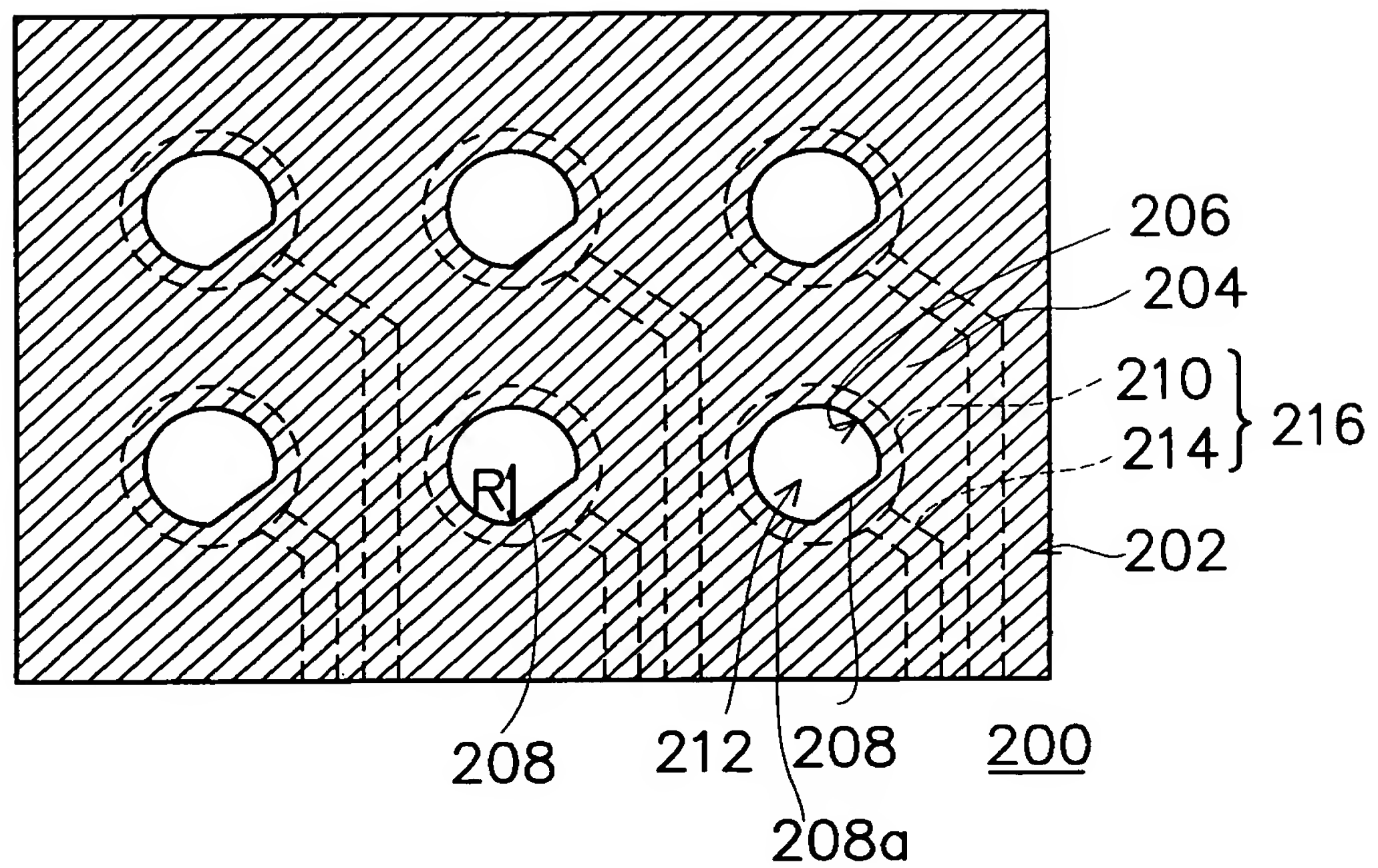
10. 如申請專利範圍第6項所述之晶片結構，其中保護層係為一有機保護層。

11. 如申請專利範圍第6項所述之晶片結構，其中保護層係為一無機保護層。

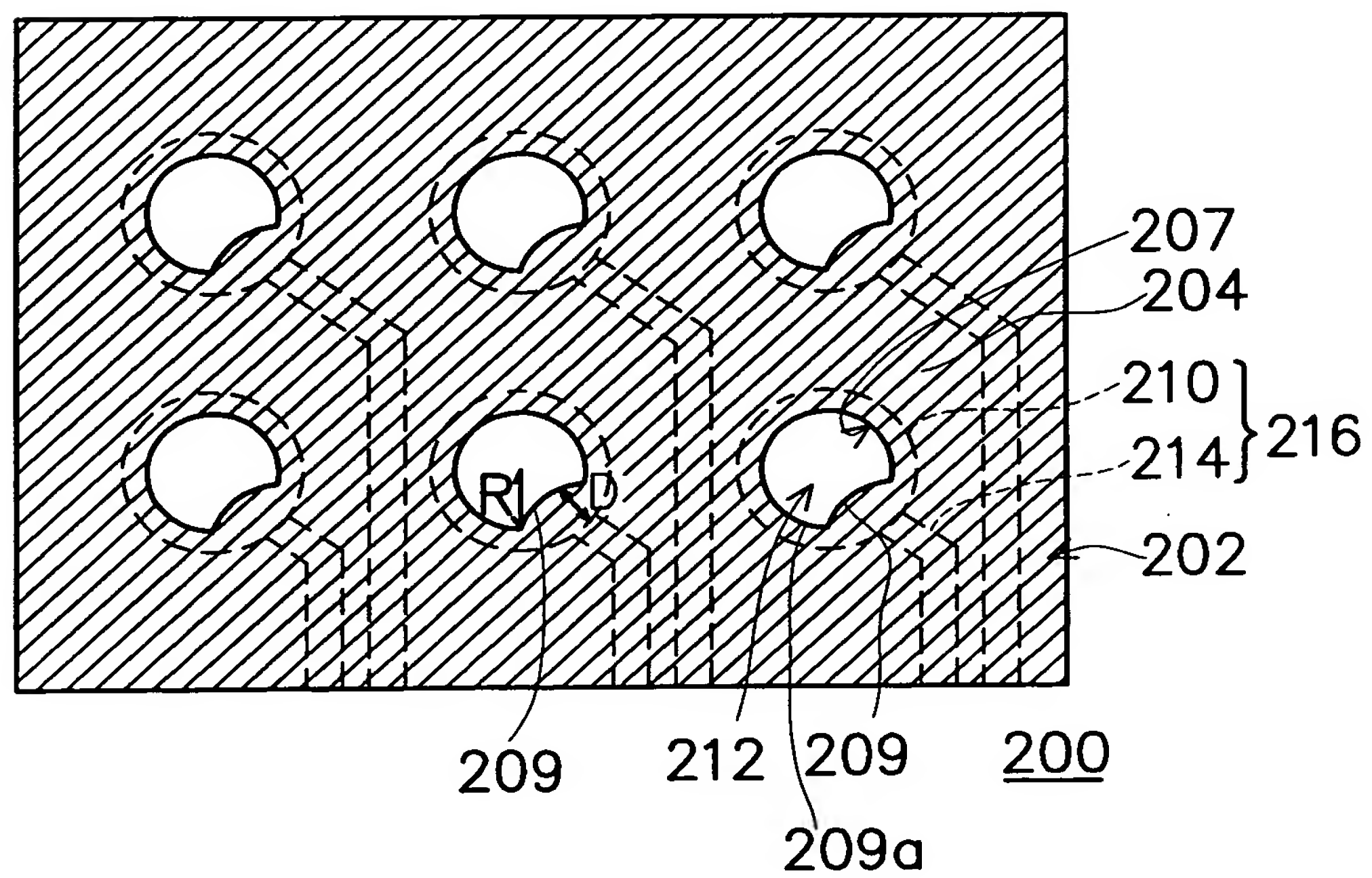




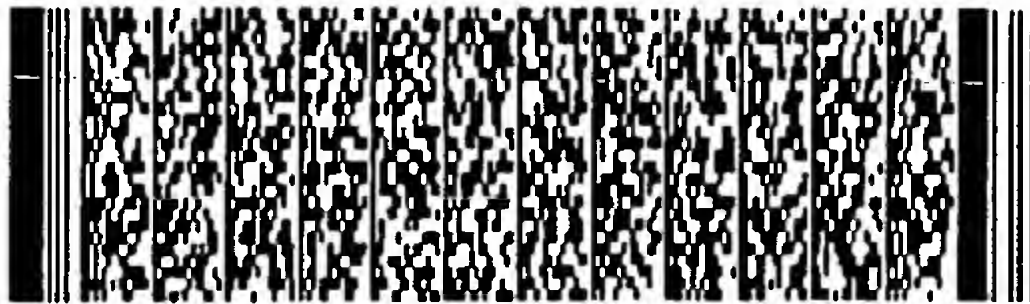
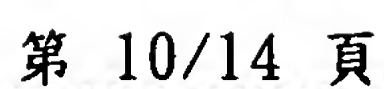
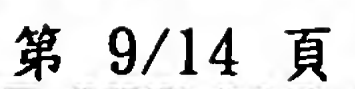
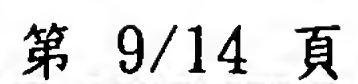
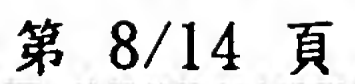
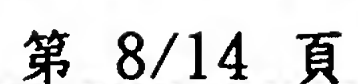
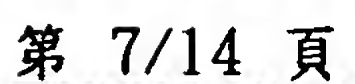
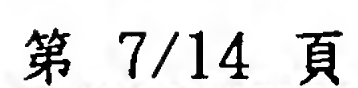
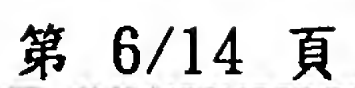
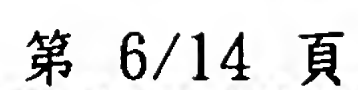
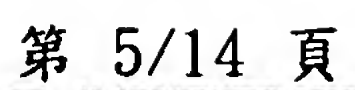
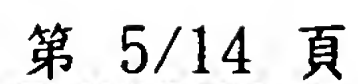
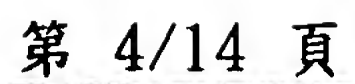
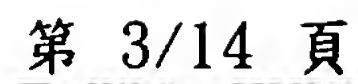
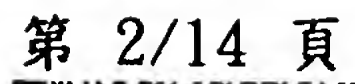
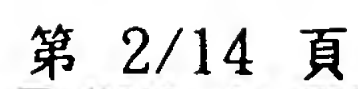
第 1 圖



第 2 圖



第 3 圖



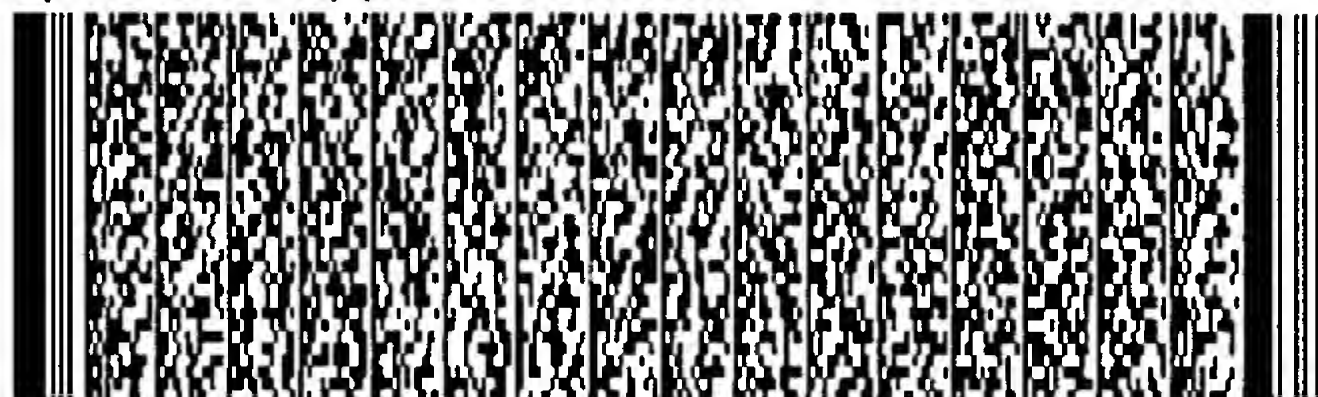
第 11/14 頁



第 12/14 頁



第 13/14 頁



第 14/14 頁

